

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-110211

(43)Date of publication of application : 11.04.2003

(51)Int.Cl.

H05K 1/11

H05K 3/06

H05K 3/40

H05K 3/46

(21)Application number : 2001-301151

(71)Applicant : NITTO DENKO CORP

(22)Date of filing : 28.09.2001

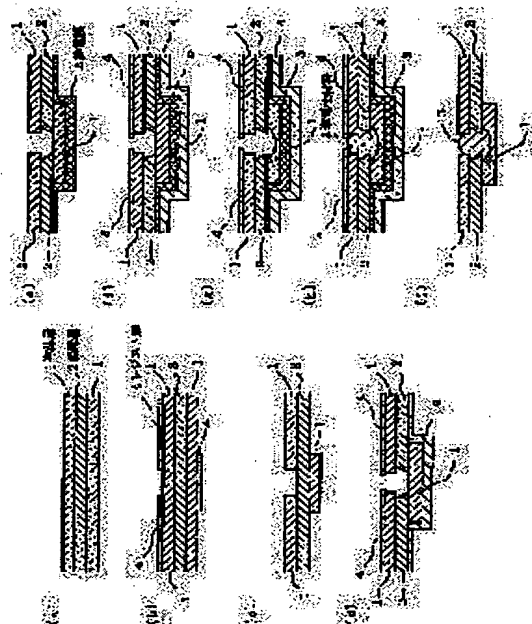
(72)Inventor : OYABU KYOYA
KAMEI KATSUTOSHI

(54) CIRCUIT BOARD AND METHOD OF MANUFACTURING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a circuit board capable of responding to miniaturization of wiring by disclosing a method of forming a via hole having high levels of adhesion, electrical characteristics, and connection reliability in a circuit board having electrically conductive layers serving as circuit patterns on both sides of an insulating layer, and to provide a new manufacturing method which does not increase the work hour in proportion to the hole count as in conventional works and which can respond to future miniaturization and higher wiring density.

SOLUTION: This circuit board has a filled via of a multistage rivet type structure as shown in figure 1 (i), wherein the circuit substrate has a first electrically conductive layer and a second electrically conductive layer, which are separated by an insulating layer. This method of manufacturing the circuit substrate forms the via hole with a photographic method throughout.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003-110211

(P2003-110211A)

(43)公開日 平成15年4月11日(2003.4.11)

(51)Int.Cl.⁷

識別記号

F I

ターミナル(参考)

H 0 5 K 1/11

H 0 5 K 1/11

N 5 E 3 1 7

3/06

3/06

A 5 E 3 3 9

3/40

3/40

K 5 E 3 4 6

3/46

3/46

N

審査請求 未請求 請求項の数4 O L (全 8 頁)

(21)出願番号 特願2001-301151(P2001-301151)

(22)出願日 平成13年9月28日(2001.9.28)

(71)出願人 000003964

日東電工株式会社

大阪府茨木市下穂積1丁目1番2号

(72)発明者 大藪 恭也

大阪府茨木市下穂積1丁目1番2号 日東
電工株式会社内

(72)発明者 亀井 勝利

大阪府茨木市下穂積1丁目1番2号 日東
電工株式会社内

(74)代理人 100080791

弁理士 高島 一

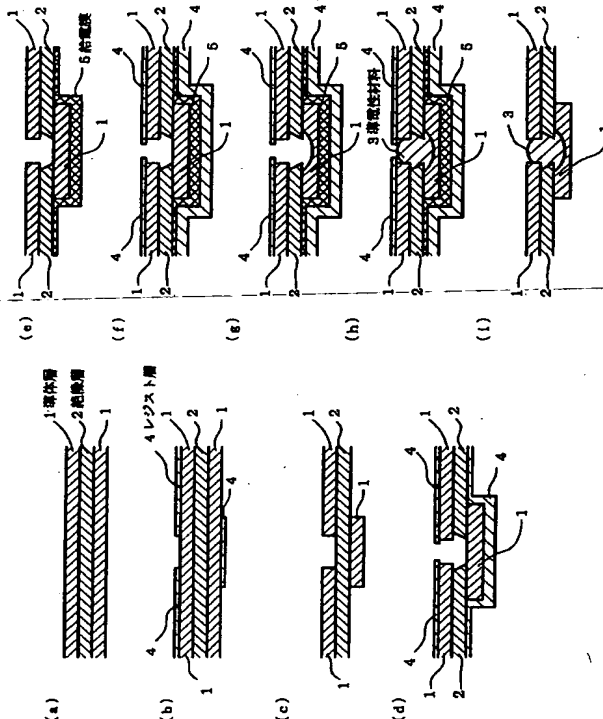
最終頁に続く

(54)【発明の名称】 回路基板およびその製造方法

(57)【要約】

【課題】 絶縁層の両面に回路パターンとしての導体層を有する回路基板において、密着性・電気特性・接続信頼性が高いビアホール形成方法を提示することにより、配線の微細化に対応できるような回路基板を提供する。また、従来の加工のように孔数に比例して加工時間が増加せず、将来の配線の微細化、高密度化に対応できる、新たな加工方法を提供する。

【解決手段】—絶縁層に隔てられた第一の導体層と第二の導体層を有する回路基板において、図1(i)に示すような、多段リベット型構造のフィルビアを有する回路基板、および、該回路基板を全て写真法によりビアホールを形成する回路基板の製造方法。



【特許請求の範囲】

【請求項 1】 少なくとも絶縁層に隔てられた第一の導体層と第二の導体層を有する回路基板において、絶縁層を貫通して該二層の導体層を導通する (A) および

(B) の条件を満たす構造のフィルビアを有することを特徴とする回路基板。

(A) 第一の導体層と絶縁層との境界における絶縁層側のフィルビアの孔周が、該境界における第一の導体層側のフィルビアの孔周より拡張したものになっている。

(B) 絶縁層と第二の導体層との境界における第二の導体層側のフィルビアの孔周が、該境界における絶縁層側のフィルビアの孔周より拡張したものになっている。

【請求項 2】 絶縁層およびその両側の第一の導体層と第二の導体層から構成される両面回路基板である請求項 1 記載の回路基板。

【請求項 3】 以下の 9 工程、

(I) 第一の導体層および第二の導体層にフィルビア用パターンを含む回路パターンをエッチングにて形成する工程、

(I I) 第一の導体層のフィルビア用パターン部以外に感光性のレジスト層を付与する工程、

(I I I) 絶縁層のフィルビア用パターン部にエッチングにより貫通孔を形成して第二の導体層を露出させた後に、レジスト層を剥離する工程、

(I V) 第二の導体層側に露出している絶縁層表面に給電膜を付与する工程、

(V) 前記フィルビア用パターン部以外に感光性のレジスト層を第一の導体層および給電膜に付与する工程、

(V I) 第二の導体層にソフトエッチングにより非貫通孔を形成する工程、

(V I I) 前記給電膜のみに給電し、フィルビアのめっきを形成し、導電性材料を充填する工程、

(V I I I) レジスト層を除去する工程、

(I X) 前記給電膜を除去する工程、

を含む請求項 1 または 2 のいずれかに記載の回路基板の製造方法。

【請求項 4】 以下の 7 工程、

(I) 第一の導体層にフィルビア用パターンをエッチングにて形成する工程、

(I I) 絶縁層にエッチングにより貫通孔を形成して第二の導体層を露出させる工程、

(I I I) 前記フィルビア用パターン部以外に感光性のレジスト層を第一の導体層と第二の導体層に付与する工程、

(I V) 第二の導体層にソフトエッチングにより非貫通孔を形成する工程、

(V) 第二の導体層または第二の導体層と第一の導体層の両方に給電し、フィルビアのめっきを形成する工程、

(V I) レジスト層を除去する工程、

(V I I) 第一の導体層と第二の導体層にエッチングで

所定のパターンを加工する工程、を含む請求項 1 または 2 のいずれかに記載の回路基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、フィルビアを有する回路基板およびその製造方法に関する。

【0002】

【従来の技術】 各種の電気機器や電子機器に用いられる回路基板は、電子機器の小型化・高密度化に伴い、絶縁層に隔てられた回路パターンとしての導体層を積層した構造をとることが必要になる。この場合、各パターン間は孔を設けてめっき処理することにより導通する。中でも、屈曲性を有する絶縁層の両面に回路パターンとしての導体層を有する両面フレキシブル回路基板は、柔軟かつ屈曲可能な基板が必要な分野において有効に用いられている。

【0003】 図 3 は回路基板の従来の各種ビアホールの様式図であり、回路基板の両導体層間の導通路（ビアホール）としては、図 3 (a)、(b) のような構造が知られている。しかし、これらの構造のビアホールには以下のような問題がある。

【0004】 図 3 (a) のような構造では、孔内の絶縁層 2 の表面と導電性材料 3 との密着性に劣るため、熱衝撃試験、高温高湿試験等においてクラック等が発生する虞がある。図 3 (b) に示す構造では、充填した導電性材料 3 が導体層 1 内に逆刺しの構造を一つ持つため、密着性に優れ、熱衝撃試験、高温高湿試験等では優れた特性を示す。しかし、さらに劣悪な熱衝撃下、温度環境下では十分であるとはいえない。

【0005】

【発明が解決しようとする課題】 上記実情に鑑み、本発明は、上記不具合の起こりにくい構造のビアホールを有する回路基板、すなわちビアホール部の密着性・電気特性・接続信頼性が高い回路基板を提供することを目的とする。また、従来のドリルまたはレーザー等を用いる加工では孔数に比例して加工時間が増加するが、将来の配線の微細化、高密度化に対応すべく、孔数と加工時間が比例しない新たな加工方法の提供も本発明の課題である。

【0006】

【課題を解決するための手段】 本発明者らは上記課題について、ビアホールの構造について研究を行った結果、以下の特徴を有する本発明の完成に至った。

(1) 少なくとも絶縁層に隔てられた第一の導体層と第二の導体層を有する回路基板において、絶縁層を貫通して該二層の導体層を導通する (A) および (B) の条件を満たす構造のフィルビアを有することを特徴とする回路基板。

(A) 第一の導体層と絶縁層との境界における絶縁層側のフィルビアの孔周が、該境界における第一の導体層側

のフィルビアの孔周より拡張したものになっている。

(B) 絶縁層と第二の導体層との境界における第二の導体層側のフィルビアの孔周が、該境界における絶縁層側のフィルビアの孔周より拡張したものになっている。

(2) 絶縁層およびその両側の第一の導体層と第二の導体層から構成される両面回路基板である前記(1)記載の回路基板。

(3) 以下の9工程、(I) 第一の導体層および第二の導体層にフィルビア用パターンを含む回路パターンをエッチングにて形成する工程、(II) 第一の導体層のフィルビア用パターン部以外に感光性のレジスト層を付与する工程、(III) 絶縁層のフィルビア用パターン部にエッチングにより貫通孔を形成して第二の導体層を露出させた後に、レジスト層を剥離する工程、(IV) 第二の導体層側に露出している絶縁層表面に給電膜を付与する工程、(V) 前記フィルビア用パターン部以外に感光性のレジスト層を第一の導体層および給電膜に付与する工程、(VI) 第二の導体層にソフトエッチングにより非貫通孔を形成する工程、(VII) 前記給電膜のみに給電し、フィルビアのめっきを形成し、導電性材料を充填する工程、(VIII) レジスト層を除去する工程、(IX) 前記給電膜を除去する工程、を含む前記

(1) または(2)のいずれかに記載の回路基板の製造方法。

(4) 以下の7工程、(I) 第一の導体層にフィルビア用パターンをエッチングにて形成する工程、(II) 絶縁層にエッチングにより貫通孔を形成して第二の導体層を露出させる工程、(III) 前記フィルビア用パターン部以外に感光性のレジスト層を第一の導体層および第二の導体層に付与する工程、(IV) 第二の導体層にソフトエッチングにより非貫通孔を形成する工程、(V) 第二の導体層または第二の導体層と第一の導体層の両方に給電し、フィルビアのめっきを形成する工程、(VI) レジスト層を除去する工程、(VII) 第一の導体層と第二の導体層にエッチングで所定のパターンを加工する工程、を含む前記(1)または(2)のいずれかに記載の回路基板の製造方法。

【0007】

【発明の実施の形態】以下、本発明について適宜図面を参照しながら説明するが、本発明は図面に記載された形態に何ら限定されるものではない。

【0008】本発明に係る回路基板について図1、図2を参照しながら説明する。図1、図2はいずれも、本発明に係る回路基板の形成方法の説明図である。本発明に係る回路基板は、絶縁層2に隔てられた回路パターンとしての導体層1を有するもので、導体層間が多段リベット型(後述)のフィルビアにより電気的に接続されていることを特徴とするものである。

【0009】導体層1としては、回路基板の導体層として通常使用されるものであれば特に限定されず、例え

ば、銅、金、ステンレス、アルミニウム、ニッケルなどの金属及びこれらの合金などの金属箔が挙げられる。これらのうち、柔軟性、加工性、電気特性及びコストなどを考慮すると、銅箔及び銅の合金箔が好ましい。

【0010】絶縁層2についても、回路基板の絶縁層として通常使用されるものであれば特に限定されず、例えば、ポリイミド、ポリエチレンテレフタレート、ポリエチレンナフタレートなどが挙げられる。これらのうち、柔軟性、屈曲性、耐熱性などを考慮すると、ポリイミドやポリエチレンナフタレート、特にポリイミドが好ましい。

【0011】本発明における「フィルビア」の語は、当業界で通常使われる場合と同様、回路基板の絶縁層2に隔てられた複数の導体層1を電気的に接続する導通路

(以下、ビアホールという)のうち、非貫通孔に導電性材料を充填したものを意味する。以下、本発明に係る回路基板が有する多段リベット型のフィルビアの構造について図1(i)を参照しながら説明する。

【0012】多段リベット型のフィルビアは、導体層1と絶縁層2の境界におけるフィルビアの断面の構造(孔周)により特徴づけられる。まず、第一の導体層1(図1(i)では図面上方の導体層1)と絶縁層2の境界に着目する。該境界において、絶縁層2側のフィルビアの孔周は、第一の導体層1側のフィルビアの孔周より拡張した構造になっている。次に、絶縁層2と第二の導体層1(図1(i)では図面下方の導体層1)の境界に着目する。該境界において、第二の導体層1側のフィルビアの孔周は、絶縁層2側のフィルビアの孔周より拡張した構造になっている。この二つの要件の両方を具備する構造を有するフィルビアが本発明でいう多段リベット型のフィルビアである。

【0013】ここで、絶縁層2の両面の導体層1のうちいずれを第一の導体層とするかは任意であり、本発明でいう多段リベット型は、二つの導体層1のどちらかを第一の導体層とみなしたときに上記要件を具備するものをいう。また、絶縁層2と導体層1との境界以外におけるフィルビアの構造は特に限定はない。例えば、図1

(i)では絶縁層2中では図面の下方ほどフィルビアの孔周が狭くなっており、また、第二の導体層1においてはフィルビアは円錐状になっているが、本発明におけるフィルビアはそのような構造に限定されない。

【0014】このようなフィルビアは、回路基板中でリベット構造を複数有し、かつ、導電性材料3が孔に合わせて充填されているため、機械的強度が高く、電気特性、密着性、接続信頼性に優れている。

【0015】多段リベット型構造フィルビアに充填される導電性材料3はビアホールにおいて通常使用される材料を用いることができ、例えば、銅、銀、金、半田などが挙げられる。これらのうち、電気的特性、コストなどを考慮すると、銅が好ましい。導電性材料3の具体的な

充填方法については後述する。

【0016】次に本発明に係る回路基板の製造方法につき、図1、2を参照しながら説明する。以下、第一および第二の実施の態様を示すが、本発明に係る方法はこれらに限られない。

【0017】(第一の態様；導体層の回路パターン形成と同時にフィルビアを形成する方法) まず、ポリイミド等の絶縁層2の両面に銅等の導体層1を有する基板(図1(a))の第一および第二の導体層1にレジスト層4(フォトリソレジスト)を付与する。レジスト層4としては、ドライフィルム、インクレジスト等、公知の材料を任意に用いることができるが、簡便なためアルカリ現像可能なドライフィルムを用いるのが好ましい。ついで、レジスト層4をフォトマスクを介して露光を行い、所定パターンの写真潜像を形成し、現像することで、回路、ビアホールのパターンに対応するレジスト層4を形成することができる(図1(b))。

【0018】次に導体層1のエッチングを行い所定のパターンを得る。導体層1のエッチングは常法によればよいが、制御のしやすさやエッチング速度の点から、塩化第二鉄水溶液等による化学エッチングが好ましい。そして、レジスト層4を除去して図1(c)の構造物を得る。レジスト層4の除去も常法によればよく、水酸化ナトリウム水溶液などのアルカリ水溶液による除去が例示される。

【0019】ついで、再び前述と同様のドライフィルム等の貼付、露光、現像によりビアホール形成用のレジスト層4を形成する(図1(d))。この際、露光時の位置合わせ精度向上の理由から、レジスト層4の開口は、先に開口した第一の導体層の孔より5~100 μ m、好ましくは15~50 μ m小さくするのがよい。その後、露出している絶縁層2をエッチングし、第一の導体層1との境界部に前述のリベット型の構造を有する孔を形成して、第二の導体層1を露出させる。絶縁層2のエッチングは化学エッチングやプラズマエッチングあるいはレーザーにより行うことができるが、十分に絶縁層2のエッチングを行い、絶縁層2の下にリベット構造を形成するため、化学エッチングにより行うのが好ましい。その後、図1(c)の構造物を得るときと同様の方法でレジスト層4を除去する。

【0020】本発明の実施において、第一の導体層1と絶縁層2との境界にリベット型の構造を有する孔を形成する方法は特に限定はない。上述した化学エッチングやプラズマエッチングなどは等方性エッチングになるので、これらのオーバーエッチング(例えば、エッチング処理時間の延長等)は、リベット型の構造を有する孔を形成する方法の一例たり得る。

【0021】その後、第二の導体層側が全面給電できるように、図1(e)に示すように第二の導体層側に給電膜5を付与する。付与する形態はスパッタ、蒸着、無電

解めっきなどがあるが、本発明においてはスパッタにより給電膜5を付与することが簡便であり好ましい。給電膜5の材料としては、給電が可能な材質であれば特に限定はなく、例えばクロム、ニッケル、銅などの金属およびこれらの合金などがあげられるが、ニッケル-クロム合金が好ましい。また、給電を確実に行うよう、給電膜5の厚みは1000Å以上であることが好ましい。

【0022】つぎに、ビアホール用パターン開口径より小さい開口径をもつレジスト層4(保護レジスト膜)を第一の導体層1に付与し、給電膜5全体にもレジスト層4を付与する(図1(f))。ここでのレジスト層4は、上述した図1(b)、図1(d)のレジスト層4と同様の方法により付与することができる。そして第二の導体層1をソフトエッチングによって開口し、絶縁層2と第二の導体層1の境界部に前述のリベット構造を有する非貫通孔を形成する(図1(g))。ソフトエッチングは導体層1を溶解できる一般的な酸水溶液でよいが、過硫酸ソーダ水溶液中で超音波を併用することが好ましい。

【0023】ついで、図1(h)に示すように、導電性材料3を充填する。導電性材料3を充填する方法としては導電性ペースト、無電解めっき、電解めっきなどが挙げられるが、簡便に充填ができる点から第一および第二の導体層1に給電を行って、第二の導体層1よりめっきを析出させてフィルビアを形成するのが好ましく、とりわけ、第二の導体層1のみに給電を行ってめっきを析出させる方法が好ましい。その後、図1(i)に示すようにレジスト層4をアルカリ水溶液等にて除去し、さらにスパッタ膜の除去を行って、本発明に係る回路基板を得る。スパッタ膜の除去は、通常使用されている酸系の水溶液でもよいが、フェリシアン化カリウム、過マンガン酸カリウム等の水溶液が好ましい。

【0024】(第二の態様；フィルビアの形成後に導体層の回路パターンを形成する方法) 本態様については、図2を参照しながら説明する。本態様も基本的には第一の態様と同様で、レジスト層4の付与、エッチングによる孔の形成、レジスト層4の除去を、第一の導体層1、絶縁層2、の二層について行い(図2(a)~(d))、レジスト層4の付与(図2(e))、ソフトエッチングによる第二の導体層1への孔の形成(図2(f))を行った後で、導電性材料3を充填し(図2(g))、レジスト層4を除去することで図2(h)の基板を得る。その後、第二の導体層1の回路パターン形成を行って、本発明に係る回路基板を得る。

【0025】本態様において、第一の態様と異なるのは、第二の導体層1の加工をフィルビア形成後に行うことである。したがって、第一の態様のようにフィルビア形成前に図1(e)~(h)に記載の給電膜5を設けずに、第二の導体層1のみに、あるいは第一および第二の導体層1の両方に給電することで電解めっきを実施する

ことができる。

【0026】このように、本発明に係る回路基板の製造方法は、全て写真法によってビアホールを形成するため、孔数にかかわらず加工に要する時間が一定であり、孔数が多い場合には従来の方法に比べて加工時間が短縮される。また、第一の態様（「0017」～「0023」段落）の場合には、めっきよりも先に回路の形成を行うことができるので、回路形状はめっき時の寸法収縮による影響を受け難い。したがって、絶縁層2の両面でのパターンの位置整合精度が非常に高くなる。さらに、ビアホールの位置精度も全て露光時のフォトマスク合わせ精度で決定することができるので、微細な配線が要求される高精細回路基板への適用ができる。一方、第二の態様（「0024」～「0025」段落）の場合には、図1（e）等に記載の給電膜5を設けずにフィルビアを形成することができるので、加工が簡便であり、コスト的に有利である。本発明の実施においては、必要とする加工精度やコスト等を勘案して、有利な方法を採用することができる。

【0027】

【実施例】本発明の実施の態様を説明する際に使用した図面（図1、図2）を援用して本発明の実施例を以下に説明するが、本発明は実施例のみに限定されるものではない。

【0028】【実施例1】厚み25 μ mのポリイミドからなる絶縁層2の両面に厚み18 μ mの銅製の導体1を、熱可塑性ポリイミドにより貼り付けた、接着剤を含まない両面銅張り積層板（図1（a））を用意した。まず、旭化成社製のドライフィルムをレジストラミネータを用いて貼付し、フォトマスクを介して露光、現像することにより、所定の回路およびビアホール用パターン（ビアホール部開口径：300 μ m）に対応するレジスト層4（フォトレジスト）を形成した（図1（b））。ついで、このレジスト層4をマスクとして導体を40 g/lの塩化第二鉄水溶液により化学エッチングした後、レジスト層4を3%の水酸化ナトリウム水溶液により除去することにより図1（c）のような所定の回路パターンおよびビアホール用パターンを得た。

【0029】その後、絶縁層2のエッチングを行うために、上記と同様の操作により、ドライフィルムからなるレジスト層4を形成した。このとき、レジスト層4の開口径をビアホール用パターンより半径50 μ m小さくした。ついで、このレジスト層4をマスクとして、絶縁層2を水酸化カリウム水溶液によりエッチング（オーバーエッチング）を行い、図1（d）のような第一の導体層1と絶縁層2の間にリベット構造を有する孔を形成した。その後、3%の水酸化ナトリウム水溶液によりレジスト層4を除去することにより第二の導体層1を露出させた。

【0030】ついで、第二の導体層1の全面に給電膜5

（ニッケル-クロム膜、厚み0.1 μ m）をスパッタリングで形成し、図1（e）のように給電可能な状態とした後に、上記と同様の操作によりドライフィルムからなるレジスト層4を形成した。このとき、導体層1より凸部が飛び出さないように、レジスト層4の開口径をビアホール用パターンより半径50 μ m小さくした（図1（f））。その後、100 g/lの過硫酸ソーダ水溶液からなるソフトエッチング液に浸し、超音波（20～100 kHz）を35℃で2分間照射することで絶縁層2と第二の導体層1との間に図1（g）のようなリベット構造の孔を形成した。

【0031】そして、図1（h）に示すように、第二の導体層1側の給電膜5に給電（0.5～2.5 A/dm²の範囲）し、めっき液（硫酸銅系めっき液）にて処理することで、孔の底部より銅めっきを析出させ、形成した孔に充填してフィルビアとした。最後に、レジスト層4を3%の水酸化ナトリウム水溶液により除去し、給電膜5を10%過硫酸ナトリウム水溶液に5秒間浸漬することにより除去して、図1（i）に示す、目的とする構造の多段リベット型フィルビアの一種であるダブルリベット型フィルビアを得た。

【0032】本実施例におけるダブルリベット型フィルビアの構造は、以下の通りである。すなわち、第一の導体層1内では半径150 μ mの略円を底面とする略円柱状であり、絶縁層2内では第一の導体層1との境界は半径175 μ mの略円、第二の導体層1との境界は半径150 μ mの略円からなる、円錐の一部分の形状、第二の導体層1内では半径160 μ mの略円を底面とし、深さ10 μ mの略円錐状である。

【0033】なお、上記実施例におけるめっき処理の際、第二の導体層1だけでなく、第一の導体層1にも給電膜5（クロム膜等）を形成してダイレクトプレーティング法等により両面に給電してめっきを析出させても、上記と同様のフィルビアが得られることを確認した。

【0034】【実施例2】本実施例では図2を参照しながら説明する。本実施例でも実施例1と同様の両面銅張り積層板（図2（a））を用いた。本実施例は実施例1と異なり第二の導体層1の加工をフィルビア形成後に行うのが特徴である。

【0035】図2（a）から図2（d）への加工は実施例1と同様である。すなわち、レジスト層4形成、エッチング、レジスト層4除去の工程を第一の導体層1および絶縁層2について、実施例1の条件と同様に行うことで、図2（d）の構造物が得られた。ただし、上述のように本実施例では第二の導体層1の回路パターンの加工はこの段階では行わなかった。

【0036】ついで、本実施例では、スパッタリングの工程を省いて、実施例1と同様の操作によりドライフィルムからなるレジスト層4を形成し（図2（e））、ソフトエッチングにより絶縁層2と第二の導体層1の間に

リベット構造の孔を形成した(図2(f))。レジスト層4の形成の際、レジスト層4の開口径をビアホール用パターンより半径 $50\mu\text{m}$ 小さくするのも実施例1と同様である。ついで、第二の導体層1側に実施例1と同様の条件で給電し、めっき処理によりフィルビアを形成した(図2(g))。最後に、レジスト層4を3%の水酸化ナトリウム水溶液を用いて除去することにより図2

(h)に示す、目的とする構造の多段リベット型フィルビアの一種であるダブルリベット型フィルビアを得た。このフィルビアの構造は実施例1のフィルビアと同様であった。

【0037】なお、実施例1と同様、めっき処理の際、第二の導体層1だけでなく第一の導体層1にも給電してダイレクトプレーティング法等によりめっきを析出させても、上記と同様のフィルビアが得られることを確認した。

【0038】[比較例]比較例として、図3(b)に記載したようなフィルビア、すなわち、絶縁層2と第二の導体層1との境界においてのみリベット型構造を有するフィルビアを製造した。このフィルビアの製造は実施例2の方法に準じて行った。しかし、本比較例においては、第一の導体層1と絶縁層2との境界にリベット型構造を形成しないので、第一の導体層1と絶縁層2は同時にレーザー加工することにより、孔を形成した。その結果、図2(d)に相当する構造体(ただし、第一の導体層1と絶縁層2との境界はリベット型ではない)が得られた。その後は実施例2と同様の加工により、図3(b)に記載したフィルビアを製造した。

【0039】本比較例におけるリベット型フィルビアの構造は、以下の通りである。すなわち、第一の導体層1および絶縁層2内は半径 $150\mu\text{m}$ の略円を底面とする略円柱状、第二の導体層1内では半径 $160\mu\text{m}$ の略円を底面とし、深さ $10\mu\text{m}$ の略円錐状である。

【0040】[信頼性評価]実施例2の両面回路基板と比較例の両面回路基板をJIS-C5016に基づく条件1にしたがって、抵抗変化率の測定を行った($n=5$)。その結果を図4に示す。300サイクル後の抵抗変化率は、実施例2の両面回路基板では1.42%、比較例の両面回路基板では2.43%を示した。このように、本発明で製造されたダブルリベット型のフィルビアを有する両面回路基板は劣悪な温度環境下においても優れた信頼性を示すことが明らかになった。

【0041】

【発明の効果】本発明に係る回路基板は、多段リベット型のフィルビアが逆刺しとして作用し、導電性材料が導通路にあわせて充填されているため、機械的強度が高く、電気特性・密着性・接続信頼性に優れ、熱衝撃試験や高温高湿試験における導通路のクラック発生を低減できる。このため、将来、電子機器の動作周波数が高周波化したときにも使用可能であることが期待される。また、本発明に係る回路基板の製造方法は全て写真法を用いたビアホール形成であるので、孔数が多くても加工にかかる時間が一定であり、高密度配線に適した回路基板を効率よく作製することができる。さらに、本発明の特定の実施の態様(請求項3に記載の発明)に係る回路基板の製造方法では、めっきよりも先に回路の形成を行うことができ、めっき時の寸法収縮の影響を受けないので、絶縁層の両面でパターンの位置整合精度が非常に高く、ビアホールの位置精度も全て露光時のフォトマスクの合わせ精度で決定することができ、微細な配線が要求される高精細回路基板への適用ができる。また、本発明の別の実施の態様(請求項4に記載の発明)では、比較的簡便な操作で多段リベット型のフィルビアを製造することができる。したがって、所望の加工精度、コスト等を勘案して適切な製造方法を採用して、本発明に係る多段リベット型のフィルビアを得ることができる。

【図面の簡単な説明】

【図1】(a)～(i)は、本発明に係る回路基板の形成方法の説明図である。

【図2】(a)～(h)は、本発明に係る回路基板の形成方法の説明図である。

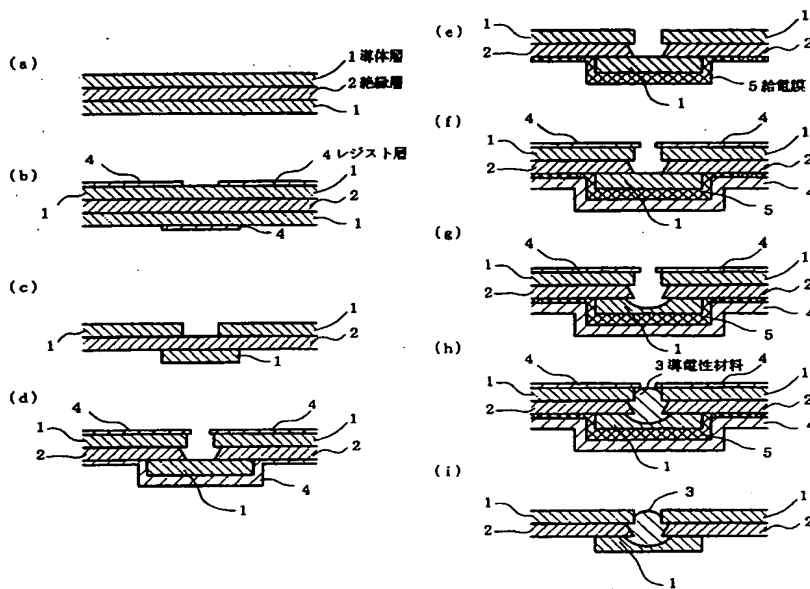
【図3】(a)、(b)は、回路基板の従来の各種ビアホールの模式図である。

【図4】(a)は、実施例2の信頼性試験における抵抗変化率を表したグラフ、(b)は、比較例の信頼性試験における抵抗変化率を表したグラフである。

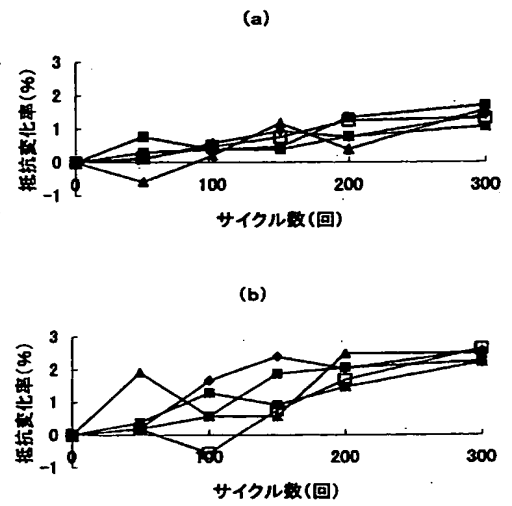
【符号の説明】

- 1：導体層
- 2：絶縁層
- 3：導電性材料
- 4：レジスト層
- 5：給電膜

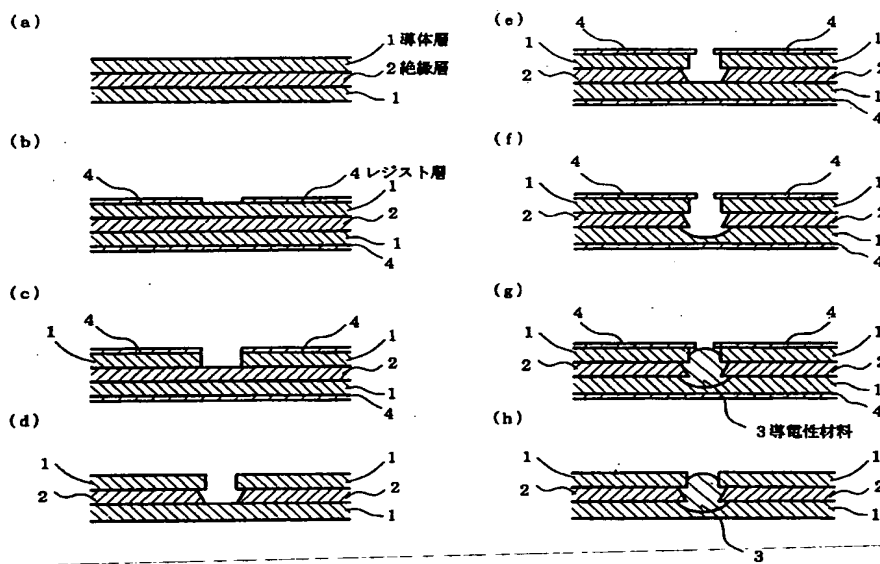
【図1】



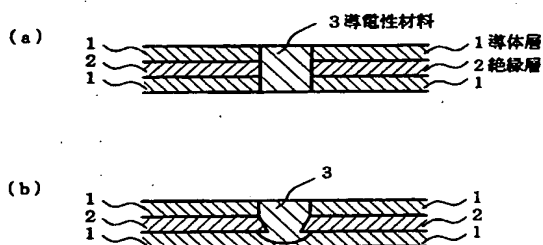
【図4】



【図2】



【図3】



フロントページの続き

Fターム(参考) 5E317 AA24 BB01 BB11 CC31 CC44
CD17 CD25 GG09 GG11
5E339 AB02 AC01 AD03 AD05 BC02
BD02 BD08 BD11 BE13 GG01
5E346 AA06 AA12 AA15 AA32 AA35
AA43 BB01 CC02 CC08 DD02
DD32 FF04 GG15 GG17 GG22
HH07